

Laboratorio di Architetture degli elaboratori (n. 8, 20-22/01/04)

Realizzare un circuito convertitore Seriale-Parallelo che dispone di:

- un ingresso IN a 1 bit;
- un ingresso START a 1 bit;
- un'uscita OUT a 4 bit;
- un'uscita READY a 1 bit.

Il circuito, quando è inattivo e riceve sull'ingresso START il valore 1, azzera l'uscita READY e legge dall'ingresso IN una sequenza di 4 bit (il primo è trasmesso contemporaneamente al segnale di start). Al completamento della lettura la sequenza deve essere disponibile (in forma parallela) sull'uscita OUT. Inoltre, la presenza di 4 bit significativi in uscita è segnalata ponendo a 1 l'uscita READY.

Si suggerisce di realizzare il circuito utilizzando uno shift register a 4 bit e un contatore a 2 bit "con load". Lo shift register può essere proficuamente impiegato per memorizzare progressivamente la sequenza letta: un segnale sequenziale di 4 bit collegato all'ingresso "SHIFT_IN" in 4 cicli di clock viene memorizzato completamente nel registro la cui uscita parallela può essere collegata direttamente ad OUT. Il contatore a 2 bit può essere proficuamente impiegato per contare il passaggio di 4 (o 3) cicli di clock e quindi capire quando è ora di fermarsi. Per completare il tutto basta poi un'opportuna (semplice) rete sequenziale di coordinazione che, in funzione dei comandi d'ingresso e dello stato del contatore, si occupi (contemporaneamente) di comandare le due precedenti unità (attivare opportunamente le selezioni dei 2 moduli) e generare l'uscita READY (portarla a 0 all'arrivo dello start e ad 1 all'arrivo dello stop del contatore).