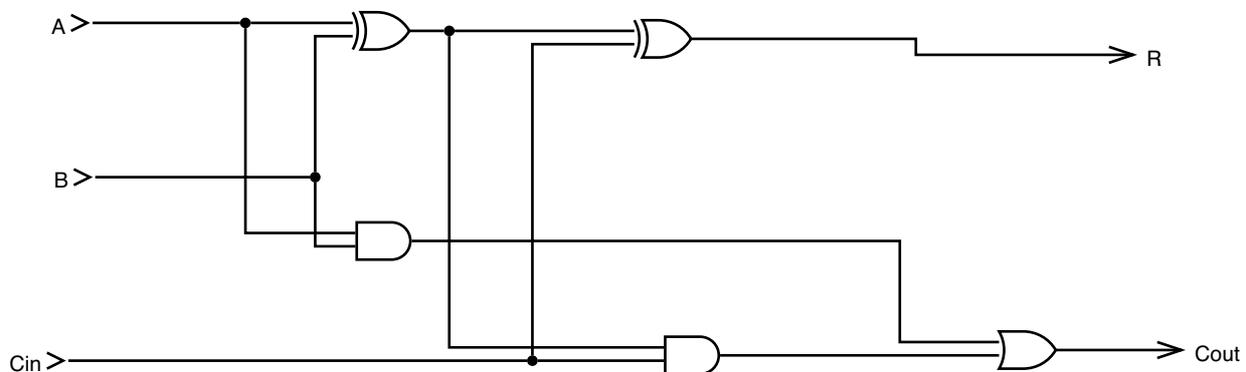


Laboratorio di Architetture degli elaboratori (n. 5, 25-26-28/11/02)

1. Realizzare un modulo che implementa il circuito FULL ADDER.



2. Realizzare un circuito addizionatore per numeri a 2 bit collegando in cascata 2 moduli Full-Adder (RIPPLE ADDER a 2 bit).
3. Realizzare un circuito addizionatore per numeri a 4 bit collegando in cascata 2 moduli Ripple-Adder a 2 bit (RIPPLE ADDER a 4 bit) Impostare il tempo di ritardo di ogni porta logica del modulo FULL ADDER a 10 unità di tempo e valutare il tempo di ritardo massimo del modulo complessivo (Ripple-Adder a 4 bit).
4. Realizzare, utilizzando il modulo RIPPLE ADDER a 2 bit, un circuito che somma due numeri A e B a 4 bit nel modo seguente: si sommano i 2 bit meno significativi di A e B e il loro riporto C determina il valore dei 2 bit più significativi selezionando uno dei due valori seguenti:
 - C = 0 la somma dei 2 bit più significativi di A e B ottenuta ponendo il riporto iniziale uguale a 0;
 - C = 1 la somma dei 2 bit più significativi di A e B ottenuta ponendo il riporto iniziale uguale a 1.
5. Valutare il tempo di ritardo massimo di quest'ultimo circuito e confrontarlo con quello del RIPPLE ADDER a 4 bit.
6. Realizzare, usando i precedenti moduli a 4 bit, un circuito sommatore a 8 bit, seguendo la stessa tecnica di costruzione del circuito del punto 4 e un sommatore RIPPLE ADDER a 8 bit. Valutare i tempi di ritardo massimi dei 2 circuiti.