

Laboratorio di Architetture degli elaboratori (n. 3, 19-20-22/11/01)

1. Impostare il tempo di ritardo di ogni porta logica del modulo FULL ADDER a 10 unità di tempo e valutare il tempo di ritardo massimo del modulo.
2. Valutare il tempo di ritardo massimo del circuito addizionatore di due numeri a 4 bit utilizzando quattro copie del modulo FULL ADDER in cascata (RIPPLE ADDER).
3. Realizzare il modulo del RIPPLE ADDER di due numeri a 2 bit.
4. Realizzare, utilizzando il modulo RIPPLE ADDER a 2 bit, un circuito che somma due numeri A e B a 4 bit nel modo seguente: si sommano i 2 bit meno significativi di A e B e il loro riporto C determina il valore dei 2 bit più significativi selezionando uno dei due valori seguenti:
 - C = 0 la somma dei 2 bit più significativi di A e B ottenuta ponendo il riporto iniziale uguale a 0;
 - C = 1 la somma dei 2 bit più significativi di A e B ottenuta ponendo il riporto iniziale uguale a 1.
5. Valutare il tempo di ritardo massimo del circuito del punto (4) e confrontarlo con quello del RIPPLE ADDER a 4 bit.
6. Realizzare, usando il circuito del punto (4) , un circuito sommatore a 8 bit, seguendo la stessa tecnica di costruzione del circuito del punto (4) e valutare il tempo di ritardo massimo del circuito, confrontandolo con quello del RIPPLE ADDER a 8 bit.